Release Notes PowerDim 2   Rev. 22 (XE169-CPU und SSC)
                            Rev. 24 (erweiterter Speicher)
==

Von beiden MAIN-CPU Revisionen gibt es jeweils eine Variante mit DMX-IN
von hinten (BACKINPUT).

2.14   Kompletter Build vom 07.10.2026
        Main-CPU   2.14.72-75
        Dim-CPU   2.14.28

- angeglichen an MP2 Rev. 14/15 und PDWM aktueller Stand

DIM-CPU:
- keine substanziellen Änderungen, nur Headerfiles angeglichen!
- Boarderkennung von TJG muss noch abgewartet werden

MAIN-CPU:

Bugfix:
- UDP Sendelänge 6 Byte zu kurz wegen Header-Berechnung in UDP.C
- beim Speichern von allen Texten im EEPROM werden nun alle Felder nach
  der abschließenden Null auch auf 0 gesetzt, sonst in Wireshark Fehler
  mit "trailing strays"
- MSG_RDM, MSG_RESET, MSG_LOCATE usw. korrigiert
- CID nicht gelöscht bei Source Ausfall
- wegen RDM mit MA:
    - MA3_RDM_COMPAT   hier not defined!
    - DMX_MODULE   hier not defined!
- RDM Responderversion geändert, Major.Minor.Build (Build gedreht)
    stimmt mit MPRM, MP2, Goddard, ETC
- Anzeige bei >4 Sourcen Netzwerkempfang: Overflow Flag "!" neben der LED
    Overflow Flag momentan nur bei sACN
- Benennung Counters
- MSG_POWER fehlte
- Bereinigung eingabe Mergemode, Merge-Source
- Bereinigung bei RDM-Net ähnlich MP3
- NW_MAX_INTERFACES definiert
- Bootzeit bei SET_ENDPOINT_MODE
- Endpoint-Funktionen ausgelagert nach rdmdevice.c
- rdm_get_discovery_state: rdm_devlist_count war nicht in NBO gedreht

Bufix SSC
- ein von Zeit zu Zeit fehlender Interrupt wurde abgefangen
    dieser verhinderte, daß der SSC MAIN->DIM neu das Senden startet
- 3 neu benannte Zähler im Dimmer Debugmenü:
    CS Fail
        Checksum Fehler
        (darf bei aktivem DMX-IN auftreten, bei ca. jedem 4. DMX-Protokoll)
    Hdr Fail
        falscher SSC Startcode (darf bei aktivem DMX-IN auftreten)
    INT Fail
        fehlender Protokollende-Interrupt
        tritt sehr selten auf
        wird nun abgefangen

neu:
- BACKINPUT Version
- hierzu muss auf der 0217-7 nur der Steckverbinder bestückt sowie
  die 3 Jumper J9, 11, 12 geschlossen werden
- bei Normalversion ist die hintere Buchse der DMX-Out des Dimmerchannels und

   vorn ein Thru des IN
- bei Back-Version ist die hintere Buchse der DMX-In 4 und vorn
   sind Thru und Port 4 beides der DMX-Out des Dimmerchannels

2.14.65-66 Main-CPU 29.04.2025

Bufixes:
- 60 Hz
- srcip nicht mehr in sACN CID
- LSSState Probleme behoben

2.13.61 Main-CPU Rev.22 3.2.2025
2.13.62 Main-CPU Rev.24 3.2.2025

Bugfix:
- Displayerkennung ohne j2: SSD1803 ID lesen <-> Rockworks Controller
- remote programmierbar: netmedia, Hostname

2.13.26 Dim-CPU 11.12.2024

Neuübersetzung mit neuen Headerfiles

2.13.66-69 Main-CPU 5.12.2024

Bugfix:
- sACN MA CID Bug Coburg
- netmedia-Bits raus aus jumper, EEPROM Wort 127
- netmedia, Hostname nun programmierbar
- SNTP und TFTP Jumper vorbereitet

2.13.57-58 Main-CPÜ 8.11.2024

Bugfix:
- CFG_CHANNELPRI nicht gespeichert
- 1,5s Channel Pri abschaltbar

2.13.55-56 Main-CPU 6.11.2024

Bugfix:
- MDNS Hänger bei starkem Traffic wegen fehlender Längenprüfung

2.13
Main-CPU Rev 22 27.09.2024
  Rev 24 27.09.2024
Dim-CPU Rev 06 27.09.2024

---

neues Display und j2 Jumper

2.13
Main-CPU Rev 22 24.07.2024
  Rev 24 24.07.2024
Dim-CPU Rev 06 24.07.2024

Main-CPU:

Bugfix Blackout in Societätstheater Dresden:

Wenn die RelayTime Ein ist und die Bypass-Relais an (wegen 100% Aussteuerung),
dann fielen die Dimmer unterschiedlich verzögert ab bei einem Total-Blackout.
Weil die Bypass-Relais das Licht unterschiedlich lange halten!

Jetzt wird, wenn "Relay Time" Ein ist, die Bypass-Funktion stillgelegt.

change_scu_security verschoben nach pflash

Dim-CPU:

Bugfix Uin
wenn die FIs aus sind und alle Dimmer hochgedimmt, klappern sporadisch
verschiedene Relais aller 25s

Ursache ist die Fehlertask, der Uin Fehler führt dauernd zur Relaisabschaltung,
aber durch Einstreuungen und Spitzen wird selten mal eine Uin als vorhanden
gemessen, weil die Schwelle A00 unterschritten wird.
Dadurch wird die Fehlertask verlassen und das Relais kurz eingeschaltet.

Die Schwelle war mal erhöht worden auf A00h, weil bei manchen Rev8 Boards
sporadisch ein Uin fehler gemessen worden ist (bis zu 280h).
Damals klackerte die Fehlertask das Relais in Richtung AUS.

Abhilfe:
der Uin Fehler ist nun zwar in der Fehlertask, aber raus aus der Dimmer-
Abschaltbedinung, alles bleibt ein, PWM und Relais.
Außerdem wurde de Schwelle abgesenkt auf 600h.

Bugfix ADC Uin: falsche Mittelwertbildung mit 0
dadurch Flackern des "u"

2.12.37...40 Main-CPU 29.09.2023

Lux-Messung

Ansonsten wie PDWM 2.12

2.11.24/25 Main-CPU 1.08.2023

Rebuild Main-CPU:
Bugfix
- hintere Buchse ohne Funktion, DMX-Richtungsumschalt-Signal
  in Header der BACKINPUT Variante DMX2_BACK.H, DMX3_BACK.H
  nicht vertauscht - jetzt über dmx_dir_table[]

2.10
Main-CPU Rev 22 28.06.2023
          Rev 24 28.06.2023
Dim-CPU   Rev 06 29.06.2023
---
gemeinsame Release für beide CPUs

wie alle anderen 2.10
neu:
    RDMDEVICE.C
    MCPDIM.H

PREFLASH notwendig, weil Programm nun 355kB groß und Update nutzt
RDM-FIFO-Puffer mit!

Main- und DimCPU   v1.10   21.10.2020
---
gemeinsame Release für beide CPUs
Hinzufügen von Rev24 für neue 0204

Bugfix DimCPU wie PDWM:
- Uin Fehler Task- Relais klickern,
- Baseload ist bei Relaismode immer an

Main- und DimCPU   v1.08   13.5.2019

- DMX-In nun immer sendefähig
- Bugfix DMX-IN Timeout war nicht einstellbar und nicht gespeichert
- Unterschiede REV14 und REV13 beseitigt durch UART Re-Order
- UART Channels Re-Order für Backinput
- Bugfix Keil Array dmxrbufptr, dmxtbufptr [] ohne Größe
- Bugfix Array Überlauf ALL_DIMMERS in EEPROM
- TASK_CTRL in MAIN überarbeitet
- Dim-CPU angepasst

Main- und DimCPU   v1.07   12.3.2019

- Bugfix alloc as1 in serdebug
- bessere Logausgabe der Stacks
- Bugfix UID-Menüzeile in Servicemenü

Main- und DimCPU   v1.06   15./18.1.2019
                                Neuübersetzung 6.3.19

Neue Komplett-Release für beide CPUs

enthält alle Änderungen/Bugfixes betreffend XE169, wie MasterPortXE169 und PSU169 v1.17
und PowerDimWM v1.06:

- Watchdog-Problem (beide CPUs)
- Trap-Interrupts   (beide CPUs)
- Aufzeichnung der Ereignislogs im RAM (beide CPUs)
- Log-Funktionen   (beide CPUs)
- DMX-Problem mit PEC   (Main)
- Framerate-Reduzierung (Main

Main:
- serielles Log einschaltbar (für Dim-CPU)
    - schaltet das Bit CFG_DISSW in dmxcfg -> für die DimCPU
- Update DimCPU bis 96kB möglich

Dim:
- serielle Logausgabe nun immer reinkompiliert, enablen über MainCPU möglich

- Ausgabe an Bootloader mit TAG Connect, 38400,8,n,1
- alu ist >64kB, Update vergrößert bis 96kB, +flashbuf4
    dadurch musste eine pre gemacht werden!
- CrashLog geht momentan über flashbuf -> später auch mit flashbuf4

zusätzlich neu:
- Logausgabe mit Vergleich, zählt nun bis 5, danach nur noch bei Änderung

Neuübersetzung:
- in Main cisco Hochlauf 15s
- Main+Dim Stack-Variable in SSC-TX INT raus

Main-CPU v1.05 14.3.2018

Bugfix
- IP.Mode nicht anwählbar
- DMX Ausfälle -> PEC Prioritäten

Main- und DimCPU v1.04 17.1.2018

Achtung: 1.04 neu übersetzt am 23.1.18!

Neue Komplett-Release für beide CPUs
Anpassung an Release 1.02 des PowerDimWM und 1.29 der alten MasterPorts

- sACN Performance verbessert
- sACN + Art-Net variable Protokollänge beim Netzwerkempfang möglich, Rest wird ausgenullt
- sACN + Art-Net variable Protokollänge beim Netzwerk-Senden möglich, Network->Config->Tx Chan
    2...512, Default = 512 (2 ist bei Art-Net Minmum)
        gilt für alle Ports gemeinsam
        bei IPX/UDP/SNT ist der Wert egal, es werden immer 512 gesendet

- Bugfix Channelanzeige: fehlende Zusatzzeichen bei 5kW
- Ausblendung der Parameter, wenn Dimmer auf "Relais"-Mode steht
- mit Debug=On zusätzlicher Routing-Menüpunkt ermöglicht Netzwerk-Senden des DMX-IN

Dim-CPU:
- Anlaufverhalten wie PowerDimWM unter Berücksichtigung der längeren Resetzeit
- Analogwerte 16bit, wie PowerDimWM
- Debugausgaben wie PowerDimWM
- Erkennung Baseboards geht wegen Hardwarebug auf LSS-0218 nicht, ist nun per ADC gelöst

zusätzlich:
- sauberer Wechsel Dimmermode <-> Relaismode ohne Lichtflackern

zusätzlich 23.1.2018:

- Bugfix weniger als 6 Dimmer bei Channel-Menü, Currents, CurrentsND
- Bugfix 57A Summenstrom, Reste aus PDWM in BEDILCD und RDM
- Sync-Timer Phasenzuordnung hier bei XE167 ist alles erlaubt, werden mit Timern erzeugt!
- Quellensteuerung, nur noch wie REV14
- View DMX... LEDs verrutscht (Joachim)
- Typtexte neu

Main- und DimCPU   v1.03   20.10.2017

Neue Komplett-Release für beide CPUs
nach Betaversion des PowerDim Wallmount

- komplette Änderung der DPRAM- und SSC-Strukturen
- mehr SSC-Sicherheit
- Änderung Zeitverhalten des RS485-Busses
- Bugfix: nach Einschalten des Rest-Dimmers wenn CPU läuft, gehen alle 5kW Relais auf EIN
  und müssen "abgeholt" werden
- Anpassungen und Bugfixes Menüs an PDWM
  z.B. LED-Kreise/B/H

DimCPU:
- Bugfixes bei Relais-Einschaltverhalten, HOLD
- Backuplevel Optrelais

MainCPU:
- gravierender Bugfix bei Hold, Abschalt, Mergeverhalten
- Mergeflags anders ausgewertet

Main- und DimCPU   v1.02   9.6.2017

Neue Komplett-Release für beide
wegen Auslieferung der CPUs

Bugs:
Update geht nicht
Dim-FW läuft nicht nach Einspielen
Spannungen nicht kalibrierbar

Bugfixes:

DimCPU:
- Wartezeit nach update_state=2 bis zur Interruptsperre in upd_prog_flash
  (letzte Antwort wurde per SSC nicht mehr ausgesendet)
- eeprog-Kommando für Live-Update der U-Kalibrierwerte
- Updatecodes besser zusammengefasst
- Flashpuffergröße auf 59k vergrößert
- DPRAM-Layout mit Alignment

MainCPU:
- Live-Update der U-Kalibrierwerte beim Drehen
- Anpassung sämtlicher DMX-Quellen auf letzten Stand
- Einarbeitung der geänderten DMX-LEDs!!!!
- Serviceparameter für unkalibrierte Anzeige U+I (CFG_CURVE in dpram_data.dmxcfg)
- Update für Netzwerk-IPs und Multicast-Gruppen nicht nur nach Hochlauf
  sondern auch nach DHCP-Änderung oder Link-Änderung

Neu erkannte Bugs:
- nach Einschalten des Rest-Dimmers wenn CPU läuft, gehen alle 5kW Relais auf EIN
  und müssen "abgeholt" werden

MainCPU   v1.02   25.4.2017

PowerDim3 Main v1.02

Bugfix Nullen werden kurz gesendet nach DMX-IN abziehen

DMX-Task in IN und OUT geteilt

v1.01   Main- und Dim-CPU   28.3.2017
---
erste Release